

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-252194

(43)公開日 平成 6年(1994) 9月 9日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 0 1 B	6918-4M		
23/50	Y	9272-4M		
	S	9272-4M		

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21)出願番号 特願平5-38114

(22)出願日 平成 5年(1993) 2月26日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(71)出願人 000221199

東芝マイクロエレクトロニクス株式会社

神奈川県川崎市川崎区駅前本町25番地 1

(72)発明者 中吉 英夫

神奈川県川崎市幸区小向東芝町 1 番地 株
式会社東芝多摩川工場内

(72)発明者 井澤 暢

神奈川県川崎市幸区小向東芝町 1 番地 株
式会社東芝多摩川工場内

(74)代理人 弁理士 鈴江 武彦

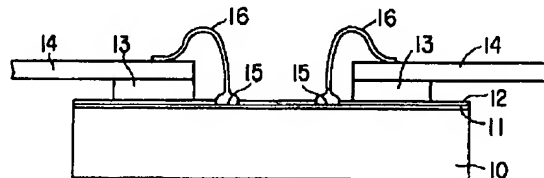
最終頁に続く

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】本発明は、パッケージ構造としてLOC (Lead On Chip) 構造を採用する樹脂封止型半導体装置において、生産の安定性や信頼性を向上できるようにすることを最も主要な特徴とする。

【構成】たとえば、シリコン変性ポリイミドなどの熱可塑性樹脂からなる単一組成の接着剤を用い、40 μ m 以上の厚さを有して接着テープ13を構成する。そして、この接着テープ13を介して、インナリード14と半導体チップ10とを熱圧着により貼り合わせる。この後、ボンディング工程〜モールド工程を経て、パッケージ状に組み立てられる構成となっている。



【特許請求の範囲】

【請求項1】 表面に素子が形成された半導体チップと、この半導体チップと電気的に接続されるリードと、このリードと前記半導体チップの素子形成面とを接着するための、 $40\mu\text{m}$ 以上の厚さを有する単一組成の熱可塑性接着剤からなる接着層と、この接着層を介して接着された、前記リードと前記半導体チップとを電気的に接続するワイヤとを具備したことを特徴とする半導体装置。

【請求項2】 半導体チップの素子形成面に接着層を介してリードが接着され、このリードと前記素子のボンディングパッドとがワイヤボンディングにより接続され、さらに周囲にモールド法で樹脂が封止されてパッケージが形成されてなる半導体装置において、前記接着層を、単一組成の熱可塑性接着剤により、 $40\mu\text{m}$ 以上の厚さを有して形成したことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、たとえば樹脂封止型半導体装置、特にパッケージ構造としてLOC (Lead On Chip) 構造を採用する半導体装置に関する。

【0002】

【従来の技術】従来、大型のベレット(半導体チップ)を小さな外圍器(パッケージ)内に収める技術として、LOC構造なるパッケージ構造を採用する樹脂封止型半導体装置が提案されている(たとえば、特開昭61-236130号公報)。

【0003】この種の半導体装置は、たとえば図6に示すように、半導体チップ100の素子形成面に絶縁性の接着部材101を介してリードフレーム(外圍器端子)のインナリード103が接着され、この後、インナリード103と前記半導体チップ100の素子上に設けられたボンディングパッドとがボンディングワイヤ104を用いて電気的に接続される。

【0004】そして、モールド法により前記半導体チップ100、インナリード103およびボンディングワイヤ104の周囲を樹脂で封止することにより、図示していないパッケージが形成される構成となっている。

【0005】この場合、前記絶縁性の接着部材101としては、一般に、ユービレックスなどのポリイミド系のベースフィルム101aの両面に、それぞれ接着剤101b、101bが設けられた三層構造を持つものが用いられている。

【0006】しかしながら、上記した従来の方法では、たとえば図7に示すように、半導体チップ100とリードフレームのインナリード103とを接着部材101を介して接着する際に、接着部に異物110が存在する

と、その異物110によりチップ100の素子形成面が傷付けられてダメージ111を受け、特性不良を引き起こすという問題があった。

【0007】すなわち、ウェハをベレット状に分割するダイシング工程においては、切断時に出るシリコン(Si)の切り屑がチップ上に付着してしまう。この切り屑は、後の洗浄工程によっても完全には除去できない(検査によれば、1チップ当たり $20\mu\text{m}$ ~ $50\mu\text{m}$ サイズの切り屑が数個ないし20個程度存在する)。このため、こうした切り屑などが異物110となり、半導体チップ100の素子形成面を傷付ける結果となっている。

【0008】また、接着剤101bに熱硬化性の接着剤(たとえば、エポキシやフェノール系)を用いた場合、ワイヤ接合の安定性を欠いたり、パッケージの信頼性の評価項目である、パッケージ吸湿後のIRリフローパッケージ性が著しく低下する、つまり半田付け工程における赤外リフロー時のパッケージクラック発生率が高くなるという問題があった。

【0009】すなわち、熱硬化性の接着剤を接着剤101bとして用いた場合、接着のために、 200°C 程度の温度で1~2時間キュアする必要がある、その際に、炭素C、酸素O、水素H、窒素Nなどの有機溶剤や揮発性成分が溶け出してアウトガスが発生する。

【0010】このガスが、半導体チップ100の素子上に設けられたボンディングパッドを汚染し、ワイヤ104をボンディングできなくなしたり、接合の強度を低下させるとともに、半導体チップ100の裏面に付着して封止樹脂との密着性を悪くし、パッケージクラックを引き起こす原因となっていた。

【0011】

【発明が解決しようとする課題】上記したように、従来においては、接着部に存在する異物により半導体チップの素子形成面が傷付けられて特性不良を起こしたり、接着時に発生するガスによりボンディング性の低下やIRリフロー時のパッケージ性の悪化を招くなどの問題があった。

【0012】そこで、この発明は、特性不良の発生を低減できるとともに、ボンディング性の低下やIRリフロー時のパッケージ性の悪化を回避することが可能な半導体装置を提供することを目的としている。

【0013】

【課題を解決するための手段】上記の目的を達成するために、この発明の半導体装置にあっては、表面に素子が形成された半導体チップと、この半導体チップと電気的に接続されるリードと、このリードと前記半導体チップの素子形成面とを接着するための、 $40\mu\text{m}$ 以上の厚さを有する単一組成の熱可塑性接着剤からなる接着層と、この接着層を介して接着された、前記リードと前記半導体チップとを電気的に接続するワイヤとから構成されて

【0014】また、この発明の半導体装置にあっては、半導体チップの素子形成面に接着層を介してリードが接着され、このリードと前記素子のボンディングパッドとがワイヤボンディングにより接続され、さらに周囲にモールド法で樹脂が封止されてパッケージが形成されてなるものにおいて、前記接着層を、単一組成の熱可塑性接着剤により、40 μ m以上の厚さを有して形成した構成とされている。

【0015】

【作用】この発明は、上記した手段により、接着部に存在する異物を接着層で取り込みできるようになるため、素子に与えるダメージを吸収することが可能となるとともに、接着のためのキュア工程を省略できるようになるため、ガスの発生を低減することが可能となるものである。

【0016】

【実施例】以下、この発明の一実施例について図面を参照して説明する。図1は、本発明にかかる半導体装置の断面構造を概略的に示すものである。

【0017】すなわち、この半導体装置は、表面に配線層11およびバッシベーション膜12などからなる素子が形成された半導体チップ（ベレット）10の、その素子形成面に接着層としての接着テープ13を介してリードフレーム（外囲器端子）のインナリード14が接着された、いわゆるLOC（Lead On Chip）構造とされている。

【0018】そして、インナリード14と前記半導体チップ10の素子上に設けられたボンディングパッド15とがボンディングワイヤ16を用いて電氣的に接続された後、モールド法により前記半導体チップ10、インナリード14およびボンディングワイヤ16の周囲を樹脂で封止することにより、図示していないパッケージが形成される構成となっている。

【0019】この実施例の場合、あらかじめ接着テープ13を所定のサイズに切断後、インナリード14に熱圧着にて貼り付けておき、その後、所定の位置に半導体チップ10の素子を熱圧着することにより、半導体チップ10とインナリード14との貼り合わせが行われるようになっている。この後、ボンディング工程〜モールド工程を経て、半導体装置としてパッケージ状に組み立てられる。

【0020】前記接着テープ13の材料としては、シリコン変性ポリイミドなどの熱可塑性樹脂からなる単一組成の接着剤を用いており、接着テープ13の厚みとしては、たとえば40 μ m〜150 μ mの範囲で使用される。

【0021】この場合、40 μ m以上の厚みを有する熱可塑性単層接着層からなる接着テープ13を用いることにより、図2に示すように、たとえインナリード14の真下（接着部）に異物21が存在したとしても、あるサ

イズ、詳しくは接着テープ13の厚さ以下のサイズの異物21はテープ13内に取り込むことが可能となるため、接着時の異物21による素子へのダメージを回避できる。ここで、接着テープ13の構成について説明する。図3は、接着テープ13の厚さと装置における特性不良の発生率との関係を示すものである。

【0022】実験により、接着テープ13の厚さが40 μ m以下では、たとえばダイシング工程で出るシリコン（Si）の切り屑により、マウント時に素子にダメージを与えてしまい、組み立ての歩留まりの低下が起こり、一方、接着テープ13の厚さを40 μ m以上とした場合には、まったく歩留まりの低下が生じないことが判明した。

【0023】図4は、半導体チップの素子形成面上に強制的に各種サイズの異なる異物を置いて組み立てを行った際の歩留まりを、本発明の半導体装置（本発明品）と従来の半導体装置（従来品）とを比較して示すものである。

【0024】ただし、従来品は絶縁層の両面に接着剤層が設けられた三層構造を持つ絶縁性の接着部材（図6参照）を使用し、マウント後にその総厚が90 μ m（接着剤層／絶縁層／接着剤層のそれぞれの厚さが20 μ m／50 μ m／20 μ m）となったもので、本発明品は単層の接着テープ13の厚さを90 μ mとした場合の例である。

【0025】樹脂封止型の半導体装置は、一般に、パッケージの厚みに制約がある。このため、従来品の三層構造の接着部材の場合には、その総厚に限りがあり、接着剤層の厚さも本発明品の約1／3以下と薄くなる。

【0026】したがって、従来品においては、異物のサイズが接着剤層の厚さ（20 μ m）よりも大きい場合、図に示すように、高い発生率で特性不良が引き起こされることになる。

【0027】これに対し、本発明品の単層テープで接着層を構成したものにおいては、マウント後の接着層の全体で異物を取り込めることにより、その接着層の厚さまでの大きさの異物による歩留まりの低下を抑えることが可能となる。

【0028】しかも、熱可塑性樹脂からなる接着剤を用いた場合、熱硬化性の接着剤に比べ、接着時のヤング率が高く、接着力も高いため、熱圧着時の加重が小さくて済む。したがって、熱硬化性の接着剤ほど高い加重を必要とすることなしに接着できるため、マウント時に接着層の厚さを損うこともない。

【0029】このように、接着テープ13の厚さを少なくとも40 μ m以上とすることにより、たとえ接着部に異物21が存在したとしても、接着時に異物21が半導体チップ10の素子形成面を傷付けて特性不良を引き起こすのをかなりの確率で防止できる。

【0030】また、接着テープ13の厚さを最低で40

5

μmとすることで、図5に示すように、インナリード14と半導体チップ10の素子形成面との距離aを大きくできる、つまりインナリード14と半導体チップ10の素子形成面間における封止樹脂32の厚さを増加できる。

【0031】これにより、インナリード14からパッケージ31内に侵入してくる水分が封止樹脂32を通してチップ10の表面に達するまでの時間を稼ぐことが可能となるため、パッケージ31の耐湿信頼性をも確保できる。

【0032】さらに、接着剤に熱可塑性樹脂を用いることにより、従来の熱硬化性樹脂のように硬化プロセス（キュア工程）を行うことなくマウントできるようになるため、硬化中に発生するガスで素子上の外部電極やチップ表面が汚染されるのを防止できる。

【0033】したがって、マウント後の各工程において、たとえばボンディング工程の接合性の低下や、強制吸湿後のリフロー時におけるパッケージ性の悪化（パッケージクラックの発生）を招くこともない。

【0034】しかも、従来の接着層のように、たとえばユービレックスを絶縁層として使用する三層構造の接着部材の場合、絶縁性は高いが、吸水率も高く、高温接着する際、接着剤層との接着面にボイドが発生し接着性が低下するため、あらかじめ絶縁層を乾燥させなければならないといった面倒もない。上記したように、接着部に存在する異物を接着層で取り込みできるようにしている。

【0035】すなわち、接着層を、単一組成の接着剤により、所定以上の厚みを有して構成するようにしている。これにより、接着部に異物が存在したとしても、接着層の厚さ以下の異物は接着層内に取り込むことができるようになるため、接着時に異物により与えられる素子へのダメージを吸収することが可能となる。したがって、接着部に存在する異物により半導体チップの素子形成面が傷付けられて特性不良を起こすといった不具合を

6

低減できるものである。また、接着のためのキュア工程を省略できるようにしている。

【0036】すなわち、接着層を、熱可塑性樹脂からなる単一組成の接着剤により構成するようにしている。これにより、キュア工程を必要とすることなく、接着できるようになるため、ガスの発生を低減することが可能となる。したがって、接着時に発生するガスによるボンディング性の低下やIRリフロー時のパッケージ性の悪化を回避し得るものである。なお、この発明は上記した実施例に限定されるものではなく、発明の要旨を変えない範囲において、種々変形実施可能なことは勿論である。

【0037】

【発明の効果】以上、詳述したようにこの発明によれば、特性不良の発生を低減できるとともに、ボンディング性の低下やIRリフロー時のパッケージ性の悪化を回避することが可能な半導体装置を提供できる。

【図面の簡単な説明】

【図1】この発明の一実施例にかかる半導体装置の構造を概略的に示す断面図。

【図2】同じく、半導体装置の要部を示す断面図。

【図3】同じく、接着テープの厚さと特性不良の発生率との関係を説明するために示す図。

【図4】同じく、組み立てを行った際の歩留まりを、異なるサイズの異物について本発明品と従来品とを比較して説明するために示す図。

【図5】同じく、耐湿信頼性について説明するために示す半導体装置の要部断面図。

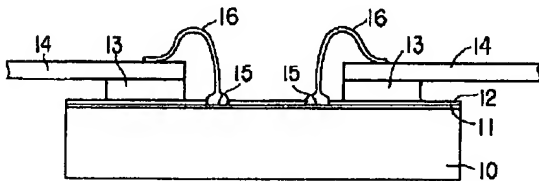
【図6】従来技術とその問題点を説明するために示す半導体装置の断面図。

【図7】同じく、要部を示す半導体装置の断面図。

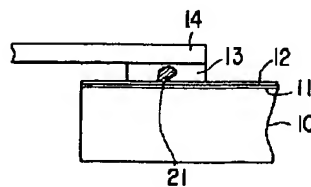
【符号の説明】

10…半導体チップ、11…配線層、12…パッシベーション膜、13…接着テープ、14…インナリード、15…ボンディングパッド、16…ボンディングワイヤ、21…異物、31…パッケージ、32…封止樹脂。

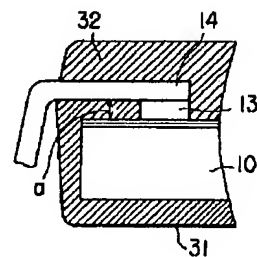
【図1】



【図2】



【図5】



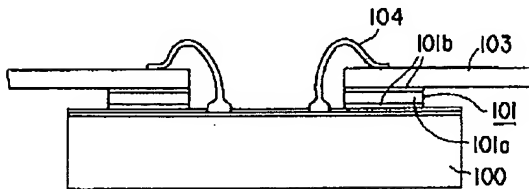
【図3】

接着層の厚さ	10 μ m	20 μ m	30 μ m	40 μ m	50 μ m	60 μ m
不良数 / 試験数	100/100	84/100	33/100	0/100	0/100	0/100

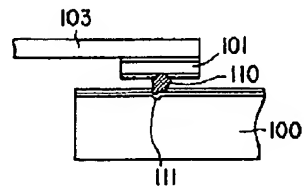
【図4】

異物のサイズ	10 μ m	20 μ m	40 μ m	60 μ m	80 μ m	100 μ m
従来品 (不良数/試験数)	0/50	40/50	50/50	—	—	—
本発明品 (不良数/試験数)	0/50	0/50	0/50	0/50	0/50	50/50

【図6】



【図7】



フロントページの続き

(72)発明者 石川 寿光
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝多摩川工場内

(72)発明者 大倉 寛之
神奈川県川崎市川崎区駅前本町25番地1
東芝マイクロエレクトロニクス株式会社内

CLIPPEDIMAGE= JP406252194A

PUB-NO: JP406252194A

DOCUMENT-IDENTIFIER: JP 06252194 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: September 9, 1994

INVENTOR-INFORMATION:

NAME

NAKAYOSHI, HIDEO

IZAWA, NOBORU

ISHIKAWA, HISAMITSU

OKURA, HIROYUKI

INT-CL (IPC): H01L021/60; H01L023/50

ABSTRACT:

PURPOSE: To improve the production stability and reliability of a resin-encapsulated semiconductor device which has a LOC(Lead On Chip) structure as a package structure.

CONSTITUTION: For example, single-composition adhesive composed of thermoplastic resin such as silicone-modified polyimide is used and 40 μ m or thicker adhesive tape 13 is constituted. Then, an inner lead 14 is bonded to a semiconductor chip 10 using the adhesive tape 13 by thermocompression bonding. Then, the device is formed in package through bonding process to molding process.

COPYRIGHT: (C)1994,JPO&Japio

FPAR:

PURPOSE: To improve the production stability and reliability of a resin-encapsulated semiconductor device which has a LOC(Lead On Chip) structure as a package structure.

FPAR:

CONSTITUTION: For example, single-composition adhesive composed of thermoplastic resin such as silicone-modified polyimide is used and 40 μ m or thicker adhesive tape 13 is constituted. Then, an inner lead 14 is bonded to a semiconductor chip 10 using the adhesive tape 13 by thermocompression bonding.

Then, the device is formed in package through bonding process to molding process.